



Karta przedmiotu

Nazwa i kod przedmiotu	Programmable Digital Circuits, PG_00055352						
Kierunek studiów	Elektronika i telekomunikacja (studia w jęz. angielskim)						
Data rozpoczęcia studiów	luty 2022 r.	Rok akademicki realizacji przedmiotu				2022/2023	
Poziom kształcenia	II stopnia	Grupa zajęć				Grupa zajęć obowiązkowych z zakresu kierunku studiów Grupa zajęć powiązanych z prowadzonymi badaniami naukowymi w dziedzinie nauki związanej z kierunkiem - profil ogólnoakademicki	
Forma studiów	stacjonarne	Sposób realizacji				na uczelni	
Rok studiów	1	Język wykładowy				angielski	
Semestr studiów	2	Liczba punktów ECTS				2.0	
Profil kształcenia	ogólnoakademicki	Forma zaliczenia				zaliczenie	
Jednostka prowadząca	Wydział Elektroniki -> Telekomunikacji i Informatyki -> Katedra Systemów Mikroelektronicznych						
Imię i nazwisko wykładowcy (wykładowców)	Odpowiedzialny za przedmiot		dr inż. Piotr Kurgan				
	Prowadzący zajęcia z przedmiotu		dr inż. Piotr Kurgan				
Formy zajęć i metody nauczania	Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM
	Liczba godzin zajęć	15.0	0.0	15.0	0.0	0.0	30
	W tym liczba godzin zajęć na odległość: 0.0						
Aktywność studenta i liczba godzin pracy	Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów		Udział w konsultacjach		Praca własna studenta	RAZEM
	Liczba godzin pracy studenta	30		4.0		16.0	50
Cel przedmiotu	Celem przedmiotu jest wykształcenie specjalisty posiadającego zaawansowaną wiedzę i umiejętności w zakresie projektowania, weryfikacji, uruchamiania i testowania cyfrowych układów elektronicznych w technologii FPGA. Absolwent jest przygotowany do pracy w firmach produkujących sprzęt elektroniczny wykorzystujący układy FPGA oraz w firmach wytwarzających specjalistyczne oprogramowanie EDA. Jest on także przygotowany do udziału w programach badawczych wykorzystujących technologię FPGA.						

Efekty uczenia się przedmiotu	Efekt kierunkowy	Efekt z przedmiotu	Sposób weryfikacji i oceny efektu
	[K7_U02] potrafi wykonywać zadania związane z kierunkiem studiów oraz formułować i rozwiązywać problemy z wykorzystaniem nowej wiedzy z fizyki i innych dziedzin nauki	Student rozwiązuje zadania projektowe korzystając z zaawansowanych narzędzi projektowania systemów cyfrowych FPGA (generator IP-core, edytor FPGA). Student stosuje zaawansowane narzędzia do optymalizacji systemów cyfrowych FPGA (floorplanner).	[SU1] Ocena realizacji zadania
	[K7_W04] zna i rozumie w zaawansowanym stopniu zasady, metody i techniki programowania oraz zasady tworzenia oprogramowania komputerów albo programowania urządzeń lub sterowników wykorzystujących mikroprocesory albo inne elementy lub układy programowalne, specyficznych dla kierunku studiów, a także organizację pracy systemów wykorzystujących komputery lub te urządzenia	Student omawia zaawansowane mechanizmy języków VHDL i Verilog. Student zna podstawy środowiska SystemC. Student zna podstawowe zagadnienia optymalizacji systemów cyfrowych.	[SW1] Ocena wiedzy faktograficznej
	[K7_W02] zna i rozumie w pogłębionym stopniu wybrane prawa i zjawiska fizyczne oraz metody i teorie wyjaśniające złożone zależności między nimi, stanowiące zaawansowaną wiedzę ogólną z dziedziny nauk technicznych, związaną z kierunkiem studiów	Student zna fizyczne zasady działania układów cyfrowych oraz fizyczne podstawy działania pamięci konfiguracji stosowanych w cyfrowych układach programowalnych.	[SW1] Ocena wiedzy faktograficznej
	[K7_U05] potrafi planować i przeprowadzać eksperymenty związane z kierunkiem studiów, w tym pomiary i symulacje komputerowe, interpretować uzyskane wyniki i wyciągać wnioski	Student wykonuje symulację czasową układów cyfrowych zrealizowanych w technologii FPGA, a następnie na podstawie wyników symulacji przeprowadza optymalizację.	[SU1] Ocena realizacji zadania
[K7_U04] potrafi wykorzystywać posiadaną wiedzę z zakresu metod i technik programowania oraz dobrać i zastosować właściwe metody i narzędzia programistyczne w tworzeniu oprogramowania komputerów albo programowania urządzeń lub sterowników wykorzystujących mikroprocesory albo elementy lub układy programowalne, charakterystycznych dla danego kierunku studiów, dokonując oceny i krytycznej analizy wykonanego oprogramowania, a także syntezy i twórczej interpretacji prezentowanych za jego pomocą informacji	Student korzysta z zaawansowanych mechanizmów języków VHDL i Verilog. Student posługuje się środowiskiem SystemC. Student implementuje układy cyfrowe FPGA z wykorzystaniem zaawansowanych narzędzi. Student posługuje się mechanizmami projektowania sterowanego ograniczeniami w syntezy i implementacji. Student stosuje bloki IP-core. Student projektuje układy z wieloma domenami zegarowymi.	[SU1] Ocena realizacji zadania	
Treści przedmiotu	1. Zaawansowane elementy języków VHDL i Verilog w syntezy układów cyfrowych. 2. Wprowadzenie do SystemC. 3. Metody wprowadzania ograniczeń do projektu. 4. Ograniczenia czasowe. 5. Oprogramowanie narzędziowe do analizy czasowej. 6. Ograniczenia i optymalizacja procesu syntezy. 7. Ograniczenia i optymalizacja procesu "place and route". 8. Oprogramowanie floorplanner. 9. Pozostałe ograniczenia. 10. Zarządzanie zegarami w układach FPGA. 11. Projektowanie systemów FPGA z wieloma domenami zegarowymi. 12. Projektowanie układów resetu. 13. Taktowanie typu source-synchronous i system-synchronous. 14. Implementacja układów asynchronicznych za pomocą FPGA. 15. Wykorzystanie bloków IP-core w systemach FPGA. 16. Ręczna modyfikacja konfiguracji układów FPGA. 17. Oprogramowanie narzędziowe FPGA editor. 18. Układy FPGA z wbudowanym procesorem. 19. Procesory typu soft-core dla układów FPGA. 20. Diagnostyka układów FPGA. 21. Systemy FPGA odporne na błędy. 22. Układy FPGA z pamięcią konfiguracji typu FLASH. 23. Układy programowalne typu mixed-signal. 24. Układy FPGA z technologią antifuse. 25. Zaawansowane metody konfiguracji układów FPGA. 26. Rekonfiguracja układów FPGA w systemie – metody i zastosowania. 27. Bezpieczeństwo własności intelektualnej w systemach FPGA. 28. Migracja projektu FPGA do technologii ASIC.		
Wymagania wstępne i dodatkowe			
Sposoby i kryteria oceniania osiągniętych efektów uczenia się	Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa ocena końcowej
	Kolokwia w czasie semestru	50.0%	30.0%
	Ćwiczenia praktyczne	50.0%	70.0%

Zalecana lista lektur	Podstawowa lista lektur	1. Steve Kilts, "Advanced FPGA Design - Architecture, Implementation and Optimization", John Wiley & Sons, Inc., 2007. 2. Zwoliński Mark, "Projektowanie układów cyfrowych z wykorzystaniem języka VHDL", Wydawnictwa Komunikacji i Łączności WKŁ, Warszawa 2007.
	Uzupełniająca lista lektur	Nie ma wymagan
	Adresy eZasobów	
Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania		
Praktyki zawodowe w ramach przedmiotu	Nie dotyczy	