



Karta przedmiotu

Nazwa i kod przedmiotu	Projektowanie układów ASIC, PG_00048109						
Kierunek studiów	Elektronika i telekomunikacja						
Data rozpoczęcia studiów	październik 2022 r.	Rok akademicki realizacji przedmiotu			2025/2026		
Poziom kształcenia	I stopnia - inżynierskie	Grupa zajęć			Grupa zajęć fakultatywnych Grupa zajęć powiązanych z prowadzonymi badaniami naukowymi w dziedzinie nauki związanej z kierunkiem - profil ogólnoakademicki		
Forma studiów	stacjonarne	Sposób realizacji			na uczelni		
Rok studiów	4	Język wykładowy			polski		
Semestr studiów	7	Liczba punktów ECTS			4.0		
Profil kształcenia	ogólnoakademicki	Forma zaliczenia			egzamin		
Jednostka prowadząca	Wydział Elektroniki, Telekomunikacji i Informatyki -> Katedra Systemów Mikroelektronicznych						
Imię i nazwisko wykładowcy (wykładowców)	Od odpowiedzialny za przedmiot	dr hab. inż. Bogdan Pankiewicz					
	Prowadzący zajęcia z przedmiotu	dr hab. inż. Bogdan Pankiewicz					
Formy zajęć i metody nauczania	Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM
	Liczba godzin zajęć	15.0	0.0	15.0	15.0	0.0	45
	W tym liczba godzin zajęć na odległość: 0.0						
Aktywność studenta i liczba godzin pracy	Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów	Udział w konsultacjach		Praca własna studenta		RAZEM
	Liczba godzin pracy studenta	45	4.0		51.0		100
Cel przedmiotu	zna działanie zintegrowanych programowalnych systemów mikroelektronicznych, projektuje cyfrowe układy scalone VLSI z użyciem techniki komórek standardowych z wykorzystaniem specjalizowanych narzędzi						

Efekty uczenia się przedmiotu	<p>Efekt kierunkowy</p> <p>[K6_W33] zna języki programowania i języki opisu sprzętu, a także metody syntezy układów kombinacyjnych i sekwencyjnych oraz układów programowalnych</p>	<p>Efekt z przedmiotu</p> <p>Student zna techniki projektowania układów z uwzględnieniem ich późniejszego testowania (Design For Test). Student zna metody testowania układów cyfrowych i analogowych. Student zna podstawowe właściwości i zasadę wykorzystania interfejsów szeregowych do testowania układów scalonych i montażu płytek drukowanych w tym interfejsu zgodnego ze standardem IEEE 1149.1.</p>	<p>Sposób weryfikacji i oceny efektu</p> <p>[SW1] Ocena wiedzy faktograficznej</p>
	<p>[K6_W32] zna parametry, funkcje oraz metody analizy, projektowania i optymalizacji analogowych oraz cyfrowych układów i systemów elektronicznych</p>	<p>Student zna budowę scalonych przetworników AC i CA, podstawowych układów cyfrowych, bloków buforów wyjściowych i wejściowych.</p>	<p>[SW1] Ocena wiedzy faktograficznej</p>
	<p>[K6_U06] potrafi analizować działanie elementów, układów i systemów związanych z kierunkiem studiów oraz mierzyć ich parametry i badać charakterystyki techniczne</p>	<p>Student potrafi oszacować opóźnienia podstawowych układów logicznych oraz układów wejścia – wyjścia. Student potrafi oszacować możliwe do realizacji w technologii CMOS rozdzielczości przetworników AC i CA.</p>	<p>[SU1] Ocena realizacji zadania</p>
	<p>[K6_W03] zna i rozumie w zaawansowanym stopniu budowę i zasady działania komponentów i systemów związanych z kierunkiem studiów, w tym teorie, metody i złożone zależności między nimi oraz wybrane zagadnienia szczegółowe – właściwe dla programu kształcenia</p>	<p>Student klasyfikuje technologie produkcji układów ASIC, wyjaśnia problemy związane z projektowaniem układów ASIC oraz wyjaśnia metody eliminacji głównych czynników niepożądanych.</p>	<p>[SW1] Ocena wiedzy faktograficznej</p>
	<p>[K6_U04] potrafi wykorzystywać posiadaną wiedzę z zakresu metod i technik programowania oraz dobrać i zastosować właściwe metody i narzędzia programistyczne w tworzeniu oprogramowania komputerów albo programowania urządzeń lub sterowników wykorzystujących mikroprocesory albo elementy lub układy programowalne, charakterystycznych dla danego kierunku studiów</p>	<p>Student potrafi zaprojektować cyfrowy układ scalony z użyciem języków HDL. Student potrafi wykonać opis układu scalonego, następnie wykonać symulację opisu, wykonać syntezę logiczną oraz implementację w technice komórek standardowych.</p>	<p>[SU1] Ocena realizacji zadania</p>
Treści przedmiotu	<p>1. Technologie produkcji układów scalonych, kroki technologiczne, reguły technologiczne, dostępne elementy i ich ograniczenia. 2. Rozrzuty względne i bezwzględne i metody projektowania zapewniające dopasowanie elementów. 3. Scalone przetworniki cyfrowo-analogowe, klasyfikacja i podstawowe właściwości. 4. Realizacja scalona wybranych przetworników CA. 5. Scalone przetworniki analogowo-cyfrowe, klasyfikacja i podstawowe właściwości. 6. Układy próbkująco-pamiętające i scalona realizacja wybranych przetworników AC. 7. Podstawowe układy cyfrowe: bramki i przerzutniki. 8. Szacowanie czasów propagacji i wybór optymalnych wymiarów tranzystorów. 9. Projektowanie ścieżek zegarowych. Generacja drzewa zegarowego. 10. Zautomatyzowane projektowanie układów cyfrowych. Omówienie możliwości komercyjnych systemów projektowych. (np Cadence). 11. Testowanie układów ASIC. Projektowanie układów z uwzględnieniem ich testowania. 12. Omówienie interfejsu IEEE1149.1. 15. Tendencje rozwojowe układów ASIC.</p>		
Wymagania wstępne i dodatkowe	<p>Znajomość języka VHDL lub Verilog.</p>		
Sposoby i kryteria oceniania osiągniętych efektów uczenia się	Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa ocena końcowej
	Projekt	51.0%	25.0%
	Egzamin pisemny	51.0%	50.0%
	Ćwiczenia praktyczne	51.0%	25.0%
Zalecana lista lektur	Podstawowa lista lektur	<p>Matching properties of MOS transistors, M. Pelgrom, A. Duinmaijer, A. Welbres, IEEE Journal of Solid-State Circuits, vol. 24, no. 5, October 1989. K. P. Parker, The Boundary-Scan Handbook Second Edition Analog and Digital, Kluwer Academic Publishers, 1998. C. Wai-Kai (editor), The VLSI Handbook, Taylor &amp; Francis Group, 2007.</p>	
	Uzupełniająca lista lektur	<p>Nie ma wymagań</p>	
	Adresy eZasobów	<p>Adresy na platformie eNauczanie:</p>	

Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania	
Praktyki zawodowe w ramach przedmiotu	Nie dotyczy

Dokument wygenerowany elektronicznie. Nie wymaga pieczęci ani podpisu.