



Karta przedmiotu

Nazwa i kod przedmiotu	Technika cyfrowa I, PG_00047528						
Kierunek studiów	Automatyka, cybernetyka i robotyka						
Data rozpoczęcia studiów	październik 2023 r.	Rok akademicki realizacji przedmiotu			2023/2024		
Poziom kształcenia	I stopnia - inżynierskie	Grupa zajęć			Grupa zajęć obowiązkowych z zakresu kierunku studiów		
Forma studiów	stacjonarne	Sposób realizacji			na uczelni		
Rok studiów	1	Język wykładowy			polski		
Semestr studiów	1	Liczba punktów ECTS			7.0		
Profil kształcenia	ogólnoakademicki	Forma zaliczenia			egzamin		
Jednostka prowadząca	Wydział Elektroniki, Telekomunikacji i Informatyki -> Katedra Systemów Automatyki						
Imię i nazwisko wykładowcy (wykładowców)	Odpowiedzialny za przedmiot	dr inż. Paweł Raczyński					
	Prowadzący zajęcia z przedmiotu	dr inż. Marcin Pazio dr inż. Kamil Stawiarski mgr inż. Sebastian Dziedziewicz dr inż. Paweł Raczyński					
Formy zajęć i metody nauczania	Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM
	Liczba godzin zajęć	30.0	30.0	0.0	0.0	0.0	60
	W tym liczba godzin zajęć na odległość: 0.0						
Aktywność studenta i liczba godzin pracy	Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów		Udział w konsultacjach		Praca własna studenta	RAZEM
	Liczba godzin pracy studenta	60		7.0		108.0	175
Cel przedmiotu	Celem przedmiotu jest poznanie metod opisu matematycznego oraz metod analizy i projektowania cyfrowych układów półprzewodnikowych						
Efekty uczenia się przedmiotu	Efekt kierunkowy		Efekt z przedmiotu			Sposób weryfikacji i oceny efektu	
	[K6_U03] potrafi zaprojektować, zgodnie z zadaną specyfikacją, oraz wykonać typowe dla kierunku studiów proste urządzenie, obiekt, system lub zrealizować proces, używając odpowiednio dobranych metod, technik, narzędzi i materiałów, korzystając ze standardów i norm inżynierskich, stosując właściwe dla kierunków studiów technologie i wykorzystując doświadczenie zdobyte w środowisku zajmującym się zawodowo działalnością inżynierską		Potrafi samodzielnie dokonać analizy układu cyfrowego kombinacyjnego i sekwencyjnego. Potrafi przejść od jego schematu do opisu formalnego. Potrafi samodzielnie zaprojektować układ cyfrowy kombinacyjny lub sekwencyjny w wersji optymalnej. Potrafi dokonać realizacji technicznej zaprojektowanego układu z uwzględnieniem różnych technologii.			[SU1] Ocena realizacji zadania [SU2] Ocena umiejętności analizy informacji [SU4] Ocena umiejętności korzystania z metod i narzędzi	
	[K6_W03] zna i rozumie w zaawansowanym stopniu budowę i zasady działania komponentów i systemów związanych z kierunkiem studiów, w tym teorii, metody i złożone zależności między nimi oraz wybrane zagadnienia szczegółowe – właściwe dla programu kształcenia		Zna i rozumie metody opisu układów cyfrowych. Zna techniki projektowania i optymalizacji układów cyfrowych kombinacyjnych i sekwencyjnych. Zna komponenty układów cyfrowych, zna technologie ich wytwarzania oraz reguły ich łączenia.			[SW1] Ocena wiedzy faktograficznej	

Treści przedmiotu	<p>1. Pojęcia podstawowe, układy kombinacyjne, układy sekwencyjne 2. Aparat matematyczny stosowany do opisu układów kombinacyjnych i sekwencyjnych – tablice funkcji, funkcje logiczne, automaty, graf tablice przejść/wyjść – przykłady 3. Wprowadzenie do systemu binarnego, arytmetyka binarna 4. Kody przedstawiania liczb BIN, HEX, BCD, U1, U2, liczby zmiennie pozycyjne, arytmetyka na liczbach ze znakiem 5. Algebra Boole'a, aksjomaty, wybrane definicje i twierdzenia 6. Funkcje logiczne, postać kanoniczne i parakanoniczna, metody sprowadzania funkcji do postaci kanonicznej 7. Funkcje logiczne w postaci NPS i NPI, przykłady i analogie do innych algebr oraz przykłady zastosowań algebry Boole'a 8. Minimalizacja funkcji logicznych, cel minimalizacji techniczny i ekonomiczny 9. Minimalizacja funkcji logicznych, metoda tablic Karnaugh 10. Minimalizacja funkcji logicznych, algorytm McCluskey'a, przykłady minimalizacji funkcji 11. Funktory logiczne, synteza układów kombinacyjnych z wykorzystaniem funkatorów AND, OR i NOT 12. Funktory logiczne, synteza układów kombinacyjnych z wykorzystaniem funkatorów NAND i NOR, minimalizacja funkcji logicznych w zakresie reprezentacji NPS i NPI a minimalizacja globalna 13. Przegląd typowych układów kombinacyjnych 14. Synteza układów kombinacyjnych z wykorzystaniem multiplexerów, realizacje wielowarstwowe i mieszane (multi-pleksery i/lub funktory) 15. Układy iteracyjne, problem kompromisu pomiędzy złożonością układu a jego czasem propagacji 16. Synteza układów sekwencyjnych synchronicznych – synteza abstrakcyjna, minimalizacja liczby stanów wewnętrznych 17. Synteza układów sekwencyjnych synchronicznych – kodowanie stanów, rodzaje przerzutników i ich wykorzystanie, metody wyzwiania przerzutników 18. Synteza układów sekwencyjnych synchronicznych –synteza kombinacyjna układów sekwencyjnych 19. Analiza układów sekwencyjnych, konwersja pomiędzy modelami Moore'a i Mealy'ego. 20. Synteza układów sekwencyjnych asynchronicznych – różnice w stosunku do układów synchronicznych – synteza abstrakcyjna 21. Synteza układów sekwencyjnych asynchronicznych – kodowanie stanów, wyścig krytyczny i niekrytyczny, metoda zabezpieczające projektowany układ przed wyścigami 22. Synteza układów sekwencyjnych asynchronicznych - realizacja układów asynchronicznych z wykorzystaniem przerzutników asynchronicznych SR i układów kombinacyjnych ze sprzężeniem zwrotnym 23. Synteza układów sekwencyjnych asynchronicznych –synteza kombinacyjna układów asynchronicznych z zabezpieczeniem przed hazardem statycznym i dynamicznym, przykłady 24. Synteza techniczna układów cyfrowych – funktory logiczne, przerzutniki, układy MSI – technologie wykonania (bipolarne i CMOS 25. Synteza techniczna układów cyfrowych –technologie wykonania (bipolarne i CMOS) parametry i charakterystyki 26. Synteza techniczna układów cyfrowych – funktory z wyjściami OC i TS, zasady łączenia układów w obrębie rodziny oraz wykonanych w różnych technologiach 27. Typowe układy sekwencyjne MSI, liczniki, rejestry oraz przykłady ich typowych zastosowań 28. Typowe układy sekwencyjne MSI, liczniki, rejestry, techniki łączenia wyjść, organizacja magistrali w technice OC i TS, problem adresacji i synchronizacji 29. Wybrane układy cyfrowe: przerzutniki monostabilne i astabilne, pamięci ROM (ROM, PROM, EPROM, EEPROM) oraz ich parametry i wykorzystanie do realizacji funkcji logicznych 30. Wybrane układy cyfrowe: - pamięci RAM statyczne i dynamiczne oraz ich parametry, wprowadzenie do logiki programowalnej – układy PLA – synteza funkcji logicznych</p>											
Wymagania wstępne i dodatkowe	Nie ma wymagań											
Sposoby i kryteria oceniania osiągniętych efektów uczenia się	<table border="1" data-bbox="448 1001 1487 1178"> <thead> <tr> <th data-bbox="448 1001 794 1039">Sposób oceniania (składowe)</th> <th data-bbox="794 1001 1141 1039">Próg zaliczeniowy</th> <th data-bbox="1141 1001 1487 1039">Składowa oceny końcowej</th> </tr> </thead> <tbody> <tr> <td data-bbox="448 1039 794 1070">egzamin z testami otwartymi</td> <td data-bbox="794 1039 1141 1070">51.0%</td> <td data-bbox="1141 1039 1487 1070">40.0%</td> </tr> <tr> <td data-bbox="448 1070 794 1178">2 kolokwia zadaniowe po 20 pkt każde, test 30 pkt oraz możliwość poprawy w czasie sesji egzaminacyjnej</td> <td data-bbox="794 1070 1141 1178">51.0%</td> <td data-bbox="1141 1070 1487 1178">60.0%</td> </tr> </tbody> </table>			Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa oceny końcowej	egzamin z testami otwartymi	51.0%	40.0%	2 kolokwia zadaniowe po 20 pkt każde, test 30 pkt oraz możliwość poprawy w czasie sesji egzaminacyjnej	51.0%	60.0%
Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa oceny końcowej										
egzamin z testami otwartymi	51.0%	40.0%										
2 kolokwia zadaniowe po 20 pkt każde, test 30 pkt oraz możliwość poprawy w czasie sesji egzaminacyjnej	51.0%	60.0%										
Zalecana lista lektur	<table border="1" data-bbox="448 1184 1487 1462"> <tbody> <tr> <td data-bbox="448 1184 794 1335">Podstawowa lista lektur</td> <td colspan="2" data-bbox="794 1184 1487 1335">J. Kalisz Podstawy elektroniki cyfrowej, WKiŁ 1998 J. Pieńkos, J. Turczyński Układy scalone TTL w systemach cyfrowych, WKiŁ 1986 Katalogi firmowe M. Barski, W. Jędruch Układy cyfrowe, podstawy projektowania i opis w języku VHDL, Wydawnictwo Politechniki Gdańskiej 2007 T. Łuba (red.) Synteza układów cyfrowych, WKiŁ 2003 Zasoby Internetu</td> </tr> <tr> <td data-bbox="448 1335 794 1366">Uzupełniająca lista lektur</td> <td colspan="2" data-bbox="794 1335 1487 1366">Nie ma wymagań</td> </tr> <tr> <td data-bbox="448 1366 794 1462">Adresy eZasobów</td> <td colspan="2" data-bbox="794 1366 1487 1462">Adresy na platformie eNauczanie: Technika Cyfrowa wykład - 2023/2024 - Moodle ID: 29087 https://enauzanie.pg.edu.pl/moodle/course/view.php?id=29087</td> </tr> </tbody> </table>			Podstawowa lista lektur	J. Kalisz Podstawy elektroniki cyfrowej, WKiŁ 1998 J. Pieńkos, J. Turczyński Układy scalone TTL w systemach cyfrowych, WKiŁ 1986 Katalogi firmowe M. Barski, W. Jędruch Układy cyfrowe, podstawy projektowania i opis w języku VHDL, Wydawnictwo Politechniki Gdańskiej 2007 T. Łuba (red.) Synteza układów cyfrowych, WKiŁ 2003 Zasoby Internetu		Uzupełniająca lista lektur	Nie ma wymagań		Adresy eZasobów	Adresy na platformie eNauczanie: Technika Cyfrowa wykład - 2023/2024 - Moodle ID: 29087 https://enauzanie.pg.edu.pl/moodle/course/view.php?id=29087	
Podstawowa lista lektur	J. Kalisz Podstawy elektroniki cyfrowej, WKiŁ 1998 J. Pieńkos, J. Turczyński Układy scalone TTL w systemach cyfrowych, WKiŁ 1986 Katalogi firmowe M. Barski, W. Jędruch Układy cyfrowe, podstawy projektowania i opis w języku VHDL, Wydawnictwo Politechniki Gdańskiej 2007 T. Łuba (red.) Synteza układów cyfrowych, WKiŁ 2003 Zasoby Internetu											
Uzupełniająca lista lektur	Nie ma wymagań											
Adresy eZasobów	Adresy na platformie eNauczanie: Technika Cyfrowa wykład - 2023/2024 - Moodle ID: 29087 https://enauzanie.pg.edu.pl/moodle/course/view.php?id=29087											
Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania												
Praktyki zawodowe w ramach przedmiotu	Nie dotyczy											