



Karta przedmiotu

Nazwa i kod przedmiotu	Zastosowanie FPGA i CPLD w systemach CPS, PG_00048110						
Kierunek studiów	Elektronika i telekomunikacja						
Data rozpoczęcia studiów	październik 2023 r.	Rok akademicki realizacji przedmiotu			2026/2027		
Poziom kształcenia	I stopnia - inżynierskie	Grupa zajęć			Grupa zajęć fakultatywnych Grupa zajęć powiązanych z prowadzonymi badaniami naukowymi w dziedzinie nauki związanej z kierunkiem - profil ogólnoakademicki		
Forma studiów	stacjonarne	Sposób realizacji			na uczelni		
Rok studiów	4	Język wykładowy			polski		
Semestr studiów	7	Liczba punktów ECTS			2.0		
Profil kształcenia	ogólnoakademicki	Forma zaliczenia			zaliczenie		
Jednostka prowadząca	Wydział Elektroniki, Telekomunikacji i Informatyki -> Katedra Systemów Mikroelektronicznych						
Imię i nazwisko wykładowcy (wykładowców)	Odpowiedzialny za przedmiot	dr inż. Miron Kłosowski					
	Prowadzący zajęcia z przedmiotu	dr inż. Miron Kłosowski					
Formy zajęć i metody nauczania	Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM
	Liczba godzin zajęć	15.0	0.0	15.0	0.0	0.0	30
W tym liczba godzin zajęć na odległość: 0.0							
Aktywność studenta i liczba godzin pracy	Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów	Udział w konsultacjach		Praca własna studenta		RAZEM
	Liczba godzin pracy studenta	30	2.0		18.0		50
Cel przedmiotu	Celem przedmiotu jest dostarczenie studentowi podstawowej wiedzy i umiejętności w zakresie projektowania sprzętowych systemów cyfrowego przetwarzania sygnałów w technologii FPGA z wykorzystaniem języka VHDL. Dzięki temu będzie on przygotowany do pracy w firmach produkujących systemy DSP budowane w oparciu o układy FPGA lub ASIC oraz będzie w stanie wziąć udział w wytwarzaniu specjalistycznego oprogramowania.						
Efekty uczenia się przedmiotu	Efekt kierunkowy		Efekt z przedmiotu			Sposób weryfikacji i oceny efektu	
	[K6_U04] potrafi wykorzystywać posiadaną wiedzę z zakresu metod i technik programowania oraz dobrać i zastosować właściwe metody i narzędzia programistyczne w tworzeniu oprogramowania komputerów albo programowania urządzeń lub sterowników wykorzystujących mikroprocesory albo elementy lub układy programowalne, charakterystycznych dla danego kierunku studiów		Student projektuje i implementuje filtry cyfrowe wykorzystując układy FPGA. Student dokonuje pomiarów charakterystyk zrealizowanych przez siebie filtrów.			[SU1] Ocena realizacji zadania	
[K6_W32] zna parametry, funkcje oraz metody analizy, projektowania i optymalizacji analogowych oraz cyfrowych układów i systemów elektronicznych		Student określa bloki funkcjonalne systemów DSP. Student opisuje metody reprezentacji algorytmów DSP. Student zna metody optymalizacji grafów DFG. Student rozumie pojęcia: arytmetyka nadmiarowa i rozproszona. Student zna techniki sprzętowej implementacji filtrów cyfrowych.			[SW1] Ocena wiedzy faktograficznej		

Treści przedmiotu	1. Implementacja sprzętowa systemów DSP - wprowadzenie. 2. Implementacja sprzętowa filtrów cyfrowych typu FIR. 3. Automatyczna generacja modułów DSP. 4. Implementacja sprzętowa i zastosowania filtrów typu Cascaded Integrator Comb. 5. Implementacja sprzętowa filtrów cyfrowych typu IIR. 6. Filtry typu "rank order", filtry medianowe. 7. Implementacja sprzętowa algorytmów DCT i FFT. 8. Moduł CORDIC - budowa i zastosowania. 9. Implementacja sprzętowa cyfrowej syntezy sygnałów. 10. Bloki funkcjonalne DSP w układach FPGA budowa i właściwości. 11. Przykłady zastosowań systemów DSP zrealizowanych na bazie układów FPGA. 12. Metody opisu systemów DSP. 13. Podstawowe właściwości grafów DFG. 14. Obliczanie iteration bound grafu DFG metodą LPM. 15. Przetwarzanie potokowe na przykładzie filtru FIR. 16. Przetwarzanie równoległe na przykładzie filtru FIR. 17. Przetwarzanie równoległe i potokowe a pobór mocy. 18. Retiming. Algorytmy retimingu. Transformacja k-slow. 19. Unfolding – właściwości i zastosowania. 20. Folding – właściwości i zastosowania. 21. Tablice systoliczne. 22. Arytmetyka Canonic Signed Digit. 23. Arytmetyka rozproszona. 24. Arytmetyka nadmiarowa. 25. Redukcja złożoności numerycznej.		
Wymagania wstępne i dodatkowe			
Sposoby i kryteria oceniania osiągniętych efektów uczenia się	Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa oceny końcowej
	Kolokwia w czasie semestru	50.0%	50.0%
	Ćwiczenia praktyczne	50.0%	50.0%
Zalecana lista lektur	Podstawowa lista lektur	<ol style="list-style-type: none"> 1. Keshab K. Parhi, "VLSI Digital Signal Processing Systems - Design and Implementation", John Wiley and Sons, Inc; 1999. 2. Tomasz P. Zieliński, "Cyfrowe przetwarzanie sygnałów - od teorii do zastosowań", Wydawnictwa Komunikacji i Łączności, Warszawa 2005. 	
	Uzupełniająca lista lektur	Nie ma wymagan	
	Adresy eZasobów	Adresy na platformie eNauczanie:	
Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania	Zaprojektować dowolną metodą i zrealizować w układzie laboratoryjnym dolnoprzepustowy filtr FIR spełniający określone parametry.		
Praktyki zawodowe w ramach przedmiotu	Nie dotyczy		