



Karta przedmiotu

Nazwa i kod przedmiotu	Programowalne układy cyfrowe, PG_00047705						
Kierunek studiów	Automatyka, cybernetyka i robotyka						
Data rozpoczęcia studiów	październik 2024 r.	Rok akademicki realizacji przedmiotu			2027/2028		
Poziom kształcenia	I stopnia - inżynierskie	Grupa zajęć			Grupa zajęć fakultatywnych Grupa zajęć powiązanych z prowadzonymi badaniami naukowymi w dziedzinie nauki związanej z kierunkiem - profil ogólnoakademicki		
Forma studiów	stacjonarne	Sposób realizacji			na uczelni		
Rok studiów	4	Język wykładowy			polski		
Semestr studiów	7	Liczba punktów ECTS			3.0		
Profil kształcenia	ogólnoakademicki	Forma zaliczenia			zaliczenie		
Jednostka prowadząca	Wydział Elektroniki, Telekomunikacji i Informatyki -> Katedra Systemów Mikroelektronicznych						
Imię i nazwisko wykładowcy (wykładowców)	Odpowiedzialny za przedmiot	dr inż. Miron Kłosowski					
	Prowadzący zajęcia z przedmiotu	dr inż. Miron Kłosowski					
Formy zajęć i metody nauczania	Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM
	Liczba godzin zajęć	15.0	0.0	30.0	0.0	0.0	45
	W tym liczba godzin zajęć na odległość: 0.0						
Aktywność studenta i liczba godzin pracy	Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów	Udział w konsultacjach		Praca własna studenta		RAZEM
	Liczba godzin pracy studenta	45	3.0		27.0		75
Cel przedmiotu	Celem przedmiotu jest dostarczenie studentowi podstawowej wiedzy i umiejętności w zakresie projektowania cyfrowych systemów elektronicznych w technologii FPGA z wykorzystaniem języka VHDL. Dzięki temu będzie on przygotowany do pracy w firmach produkujących systemy wykorzystujące układy FPGA oraz będzie w stanie wziąć udział w wytwarzaniu specjalistycznego oprogramowania EDA.						

Efekty uczenia się przedmiotu	Efekt kierunkowy	Efekt z przedmiotu	Sposób weryfikacji i oceny efektu
	[K6_W03] zna i rozumie w zaawansowanym stopniu budowę i zasady działania komponentów i systemów związanych z kierunkiem studiów, w tym teorie, metody i złożone zależności między nimi oraz wybrane zagadnienia szczegółowe – właściwe dla programu kształcenia	Student opisuje budowę i zastosowania układów programowalnych SPLD i FPGA. Student omawia metody konfiguracji układów FPGA. Student opisuje cechy języków opisu sprzętu. Student zna podstawy języka opisu sprzętu VHDL. Student rozumie procesy syntezy oraz symulacji. Student potrafi określić warunki synteżowalności kodu w języku VHDL. Student zna podstawy środowiska SystemC.	[SW1] Ocena wiedzy faktograficznej
	[K6_U04] potrafi wykorzystywać posiadaną wiedzę z zakresu metod i technik programowania oraz dobrać i zastosować właściwe metody i narzędzia programistyczne w tworzeniu oprogramowania komputerów albo programowania urządzeń lub sterowników wykorzystujących mikroprocesory albo elementy lub układy programowalne, charakterystycznych dla danego kierunku studiów	Student projektuje systemy cyfrowe z wykorzystaniem układów FPGA zintegrowanych z mikroprocesorami. Student implementuje systemy wbudowane zawierające układy FPGA wykorzystując system operacyjny Linux.	[SU1] Ocena realizacji zadania
[K6_U03] potrafi zaprojektować, zgodnie z zadaną specyfikacją, oraz wykonać typowe dla kierunku studiów proste urządzenie, obiekt, system lub zrealizować proces, używając odpowiednio dobranych metod, technik, narzędzi i materiałów, korzystając ze standardów i norm inżynierskich, stosując właściwe dla kierunków studiów technologie i wykorzystując doświadczenie zdobyte w środowisku zajmującym się zawodowo działalnością inżynierską	Student projektuje układy cyfrowe z wykorzystaniem języka VHDL. Student symuluje zachowanie zaprojektowanych układów z wykorzystaniem symulatorów VHDL i SystemC. Student implementuje i testuje układy cyfrowe w rzeczywistym środowisku sprzętowym opartym na układach FPGA.	[SU1] Ocena realizacji zadania	
Treści przedmiotu	1. Wprowadzenie do języka VHDL, jego geneza i zastosowania. 2. Poziomy abstrakcji i metody opisu układów cyfrowych. 3. Elementy opisu jednostki projektowej w języku VHDL. 4. Przypisania, sygnały, zmienne i operatory w języku VHDL. 5. Typy danych w języku VHDL. 6. Funkcja rezolucji. 7. Wektory i operacje na wektorach w języku VHDL. 8. Procesy kombinacyjne. Synteza logiki kombinacyjnej w języku VHDL. 9. Symulacja projektu w języku VHDL. 10. Instrukcje warunkowe, wyboru i pętli w procesach. 11. Stałe i wartości początkowe sygnałów i zmiennych. 12. Hierarchia i parametryzacja jednostek projektowych. 13. Procesy sekwencyjne w języku VHDL. 14. Maszyny stanów. Kodowanie stanów. Stany zabronione. 15. Konwersja typów w języku VHDL. 16. Funkcje i procedury w języku VHDL. 17. Podstawy środowiska SystemC. 18. Zastosowania środowiska SystemC. 19. Projektowanie systemów z podziałem na sprzęt i oprogramowanie. 20. Soft-procesory - architektura i zastosowania. 21. Architektura układów FPGA. 22. Metody konfiguracji układów FPGA. 23. Budowa i właściwości bloków wejścia/wyjścia w układach FPGA. 24. Sprzętowe bloki funkcjonalne w układach FPGA. 25. Automatyczna synteza bloków funkcjonalnych. 26. Projektowanie z uwzględnieniem ograniczeń. 27. „Reconfigurable Computing” jako paradygmat programowania. 28. Zastosowania RC w przetwarzaniu sygnałów. 29. Metody reprezentacji algorytmów w RC. 30. Systemy arytmetyki w RC.		
Wymagania wstępne i dodatkowe			
Sposoby i kryteria oceniania osiągniętych efektów uczenia się	Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa oceny końcowej
	Kolokwia w czasie semestru	50.0%	30.0%
	Ćwiczenia praktyczne	50.0%	70.0%
Zalecana lista lektur	Podstawowa lista lektur	Zwoliński Mark, "Projektowanie układów cyfrowych z wykorzystaniem języka VHDL", Wydawnictwa Komunikacji i Łączności WKŁ, Warszawa 2007.	
	Uzupełniająca lista lektur	Nie ma wymagan	
	Adresy eZasobów	Adresy na platformie eNauczanie:	

Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania	Przykładowe zadania laboratoryjne:  1. Prosty sterownik wyświetlacza LED.  2. Prosty odbiornik i nadajnik RS232.  3. Generacja sygnału wideo dla monitora VGA.  4. System wbudowany bazujący na układzie FPGA.
Praktyki zawodowe w ramach przedmiotu	Nie dotyczy