POLITECHNIKA GDAŃSKA

Karta przedmiotu

Nazwa i kod przedmiotu	Układy logiczne, PG_00047361		
Kierunek studiów	Elektronika i telekomunikacja		
Data rozpoczęcia studiów	październik 2024 r.	Rok akademicki realizacji przedmiotu	2024/2025
Poziom kształcenia	I stopnia - inżynierskie	Grupa zajęć	Grupa zajęć obowiązkowych z zakresu kierunku studiów
Forma studiów	stacjonarne	Sposób realizacji	na uczelni
Rok studiów	1	Język wykładowy	polski
Semestr studiów	1	Liczba punktów ECTS	4.0
Profil kształcenia	ogólnoakademicki	Forma zaliczenia	egzamin
Jednostka prowadząca	Wydział Elektroniki, Telekomunikacji i Informatyki -> Katedra Systemów Automatyki		
Imię i nazwisko wykładowcy (wykładowców)	Odpowiedzialny za przedmiot	dr inż. Marcin Pazio	
	Prowadzący zajęcia z przedmiotu	dr inż. Marcin Pazio	

Formy zajęć i metody nauczania

Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM
Liczba godzin zajęć	15.0	15.0	0.0	0.0	0.0	30
W tym liczba godzin zajęć na odległość: 0.0						

Aktywność studenta i liczba godzin pracy

Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów	Udział w konsultacjach	Praca własna studenta	RAZEM
Liczba godzin pracy studenta	30	4.0	66.0	100

Cel przedmiotu

Na zajęciach z Układów Logicznych studenci zdobędą wiedzę z zakresu:

- Aparat matematyczny stosowany do opisu układów kombinacyjnych i sekwencyjnych

- Wprowadzenie do systemu binarnego, arytmetyka binarna, Algebra Boole'a

- Funkcje logiczne

- Pojęcia podstawowe, układy kombinacyjne, układy sekwencyjne

- Synteza układów kombinacyjnych i sekwencyjnych synchronicznych ,

- Synteza układów sekwencyjnych asynchronicznych

- Układy pamięciowe

Efekty uczenia się przedmiotu

Efekt kierunkowy	Efekt z przedmiotu	Sposób weryfikacji i oceny efektu
[K6_U08] potrafi przy identyfikacji i formułowaniu specyfikacji zadań inżynierskich związanych z kierunkiem studiów oraz ich rozwiązywaniu: − wykorzystać metody analityczne, symulacyjne i eksperymentalne, − dostrzegać ich aspekty systemowe i pozatechniczne, − dokonać wstępnej oceny ekonomicznej proponowanych rozwiązań i podejmowanych działań inżynierskich	Student przedmiotu układy logiczne potrafi wykorzystać wiedzę przy identyfikacji i formułowaniu specyfikacji zadań inżynierskich związanych z kierunkiem studiów oraz ich rozwiązywaniu: − wykorzystać metody analityczne, symulacyjne i eksperymentalne, − dostrzegać ich aspekty systemowe i pozatechniczne, − dokonać wstępnej oceny technicznej proponowanych rozwiązań układów elektronicznych i podejmowanych działań inżynierskich	[SU4] Ocena umiejętności korzystania z metod i narzędzi
[K6_W33] zna języki programowania i języki opisu sprzętu, a także metody syntezy układów kombinacyjnych i sekwencyjnych oraz układów programowalnych	Student zna języki programowania i języki opisu sprzętu, a także metody syntezy układów kombinacyjnych i sekwencyjnych potrzebna jest większa ilość zajęć z układów logicznych	[SW1] Ocena wiedzy faktograficznej

Treści przedmiotu

1. Cel wykładów : Nabycie umiejętności posługiwania sie algebrą Boolea do opisu przebiegu zdarzeń .Przedstawienie sposobów analizy i opisu układów logicznych i mikroprocesorowych . 2. Aparat matematyczny stosowany do opisu układów kombinacyjnych i sekwencyjnych tablice funkcji, funkcje logiczne, automaty, graf tablice przejść/wyjść przykłady,Wprowadzenie do systemu binarnego, arytmetyka binarna 3. Kody przedstawiania liczb BIN, HEX, BCD, U1, U2, liczby zmienno pozycyjne, arytmetyka na liczbach ze znakiem 4. Funkcje logiczne w postaci kanonicznej, parakanonicznej , NPS i NPI, przykłady i analogie do innych algebr oraz przykłady zastosowań algebry Boolea 5. Minimalizacja funkcji logicznych, metoda tablic Karnaughoraz algorytmu McCluskeya 6. Funktory logiczne, synteza układów kombinacyjnych z wy-korzystaniem funktorów AND, OR, NOT, NAND i NOR, minimalizacja funkcji logicznych w zakresie reprezentacji NPS i NPI a minimalizacja globalna

Wymagania wstępne i dodatkowe

Nie ma wymagań

Sposoby i kryteria oceniania osiąganych efektów uczenia się

Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa oceny końcowej
aktywność/obecność	50.0%	10.0%
Kolokwia w czasie semestru	50.0%	50.0%
Egzamin pisemny	50.0%	40.0%

Zalecana lista lektur

Podstawowa lista lektur	M. Barski, W. Jędruch , Układy Cyfrowe W. Majewski, Układy logiczne Zieliński C.: Podstawy projektowania układów cyfrowych, Wydawnictwo Naukowe PWN, Warszawa 2003
Uzupełniająca lista lektur	Kalisz J.: Podstawy elektroniki cyfrowej, WKiŁ, Warszawa 1998.
Adresy eZasobów	Adresy na platformie eNauczanie:

Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania

Wykonać działanie (10101)2 x (101)2 wynik podać w systemie dziesiętnym,

Funkcję f(d,c,b,a)= Π (0,3,5,8,12,14,(2,11,13)) zrealizować z wykorzystaniem multipleksera 4/1 oraz bramek NAND .

Podać tabelę działania przerzutnika JK oraz przerzutnika D

Daną w postaci tabeli sieć logiczną zbudować z bramek NAND

Zaprojektować układ synchroniczny sprawdzajacy czy w ciągu cyfr binarnych podawanych kolejno na wejście szeregowe układu liczba jedynek jest liczbą parzystą różną od zera, co powinno być sygnalizowane poprzez ustawienie na wyjściu W=1 na okres dokładnie jednego taktu zegara.

Podać w rozwiązaniu:

1. graf oraz tabelę przejść/wyjść utworzoną na podstawie grafu tabele i minimalne
2. funkcji wzbudzeń dla przerzutników realizujących kolejne bity stanu na przerzutnikach JK
3. minimalną funkcję wyjścia
4. schemat ideowy układu

Praktyki zawodowe w ramach przedmiotu	Nie dotyczy

Dokument wygenerowany elektronicznie. Nie wymaga pieczęci ani podpisu.