



Karta przedmiotu

Nazwa i kod przedmiotu	Procesory sygnałowe, PG_00048091							
Kierunek studiów	Elektronika i telekomunikacja							
Data rozpoczęcia studiów	październik 2024 r.	Rok akademicki realizacji przedmiotu			2026/2027			
Poziom kształcenia	I stopnia - inżynierskie	Grupa zajęć			Grupa zajęć fakultatywnych Grupa zajęć powiązanych z prowadzonymi badaniami naukowymi w dziedzinie nauki związanej z kierunkiem - profil ogólnoakademicki			
Forma studiów	stacjonarne	Sposób realizacji			na uczelni			
Rok studiów	3	Język wykładowy			polski			
Semestr studiów	6	Liczba punktów ECTS			3.0			
Profil kształcenia	ogólnoakademicki	Forma zaliczenia			egzamin			
Jednostka prowadząca	Wydział Elektroniki, Telekomunikacji i Informatyki -> Katedra Metrologii i Optoelektroniki							
Imię i nazwisko wykładowcy (wykładowców)	Odpowiedzialny za przedmiot	prof. dr hab. inż. Janusz Smulko						
	Prowadzący zajęcia z przedmiotu	prof. dr hab. inż. Janusz Smulko						
Formy zajęć i metody nauczania	Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM	
	Liczba godzin zajęć	30.0	0.0	15.0	0.0	0.0	45	
W tym liczba godzin zajęć na odległość: 0.0								
Aktywność studenta i liczba godzin pracy	Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów	Udział w konsultacjach		Praca własna studenta		RAZEM	
	Liczba godzin pracy studenta	45	3.0		27.0		75	
Cel przedmiotu	Poznanie zasad programowania procesorów sygnałowych i znajomość wybranych algorytmów cyfrowego przetwarzania sygnałów oraz metod ich implementacji.							
Efekty uczenia się przedmiotu	Efekt kierunkowy		Efekt z przedmiotu			Sposób weryfikacji i oceny efektu		
	[K6_W04] zna i rozumie w zaawansowanym stopniu zasady, metody i techniki programowania oraz zasady tworzenia oprogramowania komputerów albo programowania urządzeń lub sterowników wykorzystujących mikroprocesory albo elementy lub układy programowalne, specyficznych dla kierunku studiów, a także organizację pracy systemów wykorzystujących komputery lub te urządzenia		Zdobywa wiedzę w zakresie budowy i programowania układów cyfrowych do realizacji typowych algorytmów cyfrowego przetwarzania sygnałów.			[SW1] Ocena wiedzy faktograficznej		
[K6_U04] potrafi wykorzystywać posiadaną wiedzę z zakresu metod i technik programowania oraz dobrać i zastosować właściwe metody i narzędzia programistyczne w tworzeniu oprogramowania komputerów albo programowania urządzeń lub sterowników wykorzystujących mikroprocesory albo elementy lub układy programowalne, charakterystycznych dla danego kierunku studiów		Zapoznaje się z praktyczną realizacją algorytmów cyfrowego przetwarzania sygnałów w wybranym zestawie uruchomieniowym z procesorem sygnałowym.			[SU1] Ocena realizacji zadania			



Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania	<ol style="list-style-type: none"> <li>1. Podstawowe pojęcia dotyczące cyfrowego przetwarzania sygnałów: pojęcie sygnału cyfrowego, metody próbkowania sygnałów, dynamika rozwoju technik cyfrowych, prezentacja zalecanej literatury</li> <li>2. Charakterystyka podstawowych elementów struktury systemu cyfrowego przetwarzania sygnałów (filtry antyaliasingowe, przetworniki A/C i C/A, procesor sygnałowy)</li> <li>3. Porównanie technik analogowych i cyfrowych (programowalność i powtarzalność charakterystyk systemów cyfrowych, możliwość realizacji algorytmów adaptacyjnych)</li> <li>4. Reguły wyboru procesorów sygnałowych (PS)</li> <li>5. Charakterystyka architektury PS i układów współpracujących</li> <li>6. Techniki pisania programów sterujących PS (struktura plików)</li> <li>7. Analiza przykładowego programu sterującego PS</li> <li>8. Funkcje modułów DSP/BIOS w programowaniu PS</li> <li>9. Parametry oceniające szybkość przetwarzania danych przez PS</li> <li>10. Wykorzystanie programu MATLAB w procesie przygotowania programu sterującego pracą PS (narzędzia automatycznego generowania kodu programu)</li> <li>11. Reprezentacja liczb stało- i zmienoprzecinkowych w PS - właściwości</li> <li>12. Szczegółowa architektura bloków funkcjonalnych procesorów sygnałowych firmy Analog Devices, rodzina 21xx</li> <li>13. Podstawy assemblera dla PS rodziny 21xx (tryby adresowania, obszary pamięci, obsługa przerwań, struktura programu)</li> <li>14. Układy współpracujące z PS sposoby dołączania</li> <li>15. Architektura procesorów SHARC firmy Analog Devices</li> <li>16. Architektura PS rodziny TMS320C2xxx firmy Texas Instruments</li> <li>17. Filtracja adaptacyjna w PS przykładowy program</li> <li>18. Architektura i assembler PS rodziny TMS320C5xxx firmy Texas Instruments</li> <li>19. Wstęp do architektury PS rodziny TMS320C6xxx firmy Texas Instruments</li> <li>20. Sposoby adresowania, ścieżki i bufor danych w PS rodziny TMS320C6xxx firmy Texas Instruments</li> <li>21. Assembler struktura słowa sterującego w PS rodziny TMS320C6xxx firmy Texas Instruments</li> <li>22. Metody optymalizacji kodu sterującego PS</li> <li>23. Algorytm FFT; graf przepływowo i program realizujący graf</li> <li>24. Metoda estymacji gęstości widmowej mocy według Welcha</li> <li>25. Transformata falkowa, algorytm Mallata</li> <li>26. Przyszłość rozwoju PS</li> <li>27. Egzamin</li> </ol>
Praktyki zawodowe w ramach przedmiotu	Nie dotyczy