



Karta przedmiotu

Nazwa i kod przedmiotu	Podstawy mikroelektroniki, PG_00048079						
Kierunek studiów	Elektronika i telekomunikacja						
Data rozpoczęcia studiów	październik 2024 r.	Rok akademicki realizacji przedmiotu			2026/2027		
Poziom kształcenia	I stopnia - inżynierskie	Grupa zajęć			Grupa zajęć fakultatywnych Grupa zajęć powiązanych z prowadzonymi badaniami naukowymi w dziedzinie nauki związanej z kierunkiem - profil ogólnoakademicki		
Forma studiów	stacjonarne	Sposób realizacji			na uczelni		
Rok studiów	3	Język wykładowy			polski		
Semestr studiów	5	Liczba punktów ECTS			3.0		
Profil kształcenia	ogólnoakademicki	Forma zaliczenia			egzamin		
Jednostka prowadząca	Wydział Elektroniki, Telekomunikacji i Informatyki -> Katedra Systemów Mikroelektronicznych						
Imię i nazwisko wykładowcy (wykładowców)	Od odpowiedzialny za przedmiot	dr hab. inż. Piotr Płotka					
	Prowadzący zajęcia z przedmiotu	dr hab. inż. Piotr Płotka					
Formy zajęć i metody nauczania	Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM
	Liczba godzin zajęć	30.0	0.0	0.0	0.0	0.0	30
	W tym liczba godzin zajęć na odległość: 0.0						
Aktywność studenta i liczba godzin pracy	Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów	Udział w konsultacjach		Praca własna studenta		RAZEM
	Liczba godzin pracy studenta	30	3.0		42.0		75
Cel przedmiotu	Budowanie wiedzy i umiejętności dla doboru rodziny i technologii wytwarzania specjalizowanych układów scalonych odpowiednio do realizowanych funkcji. Budowanie umiejętności konstruowania podstawowych komórek i bloków układów scalonych.						

Efekty uczenia się przedmiotu	Efekt kierunkowy	Efekt z przedmiotu	Sposób weryfikacji i oceny efektu
	[K6_U06] potrafi analizować działanie elementów, układów i systemów związanych z kierunkiem studiów oraz mierzyć ich parametry i badać charakterystyki techniczne	Student dobiera podstawowe typy układów scalonych ze względu na rodzaje użytych elementów, technologie oraz sposoby konstruowania. W zależności od wybranej rodziny układów dokonuje wyboru podstawowych konstrukcji i rozkładów elementów podukładów kombinacyjnych i przerzutników, a także rozkładów komórek i bloków pamięci w różnych rodzinach układów scalonych. Syntezuje układy kombinacyjne z uwzględnieniem technologii wytwarzania. Uwzględnia wpływ skalowania elementów w układach scalonych na właściwości tranzystorów i wpływ charakterystyk tranzystorów na właściwości układów.	[SU1] Ocena realizacji zadania
	[K6_W32] zna parametry, funkcje oraz metody analizy, projektowania i optymalizacji analogowych oraz cyfrowych układów i systemów elektronicznych	Zna właściwości najważniejszych rodzin układów scalonych ze względu na rodzaje użytych elementów i na technologie. Zna podstawowe konstrukcje i rozkłady elementów bramek logicznych i przerzutników w różnych rodzinach układów scalonych. Student przedstawia zasadnicze etapy wytwarzania układów scalonych CMOS i BiCMOS. Przedstawia zasadnicze procesy technologiczne używane do wytwarzania układów scalonych. Przedstawia rozwijane współcześnie technologie mogące w przyszłości zastąpić lub uzupełnić technologie krzemowe.	[SW1] Ocena wiedzy faktograficznej
	[K6_W33] zna języki programowania i języki opisu sprzętu, a także metody syntezy układów kombinacyjnych i sekwencyjnych oraz układów programowalnych	Student przedstawia podstawowe konstrukcje i rozkłady elementów bramek logicznych w różnych rodzinach układów scalonych, z uwzględnieniem elementów pasożytniczych. Student przedstawia podstawowe konstrukcje i rozkłady elementów przerzutników w różnych rodzinach układów scalonych. Student przedstawia podstawowe konstrukcje i rozkłady komórek i bloków pamięci w różnych rodzinach układów scalonych.	[SW1] Ocena wiedzy faktograficznej

<p>Treści przedmiotu</p>	<p>Podstawowe rodziny układów scalonych - podziały ze względu na zastosowania, przyrządy użyte w ich konstrukcji, podłoża i technologie. Specjalizowane układy scalone - w pełni specjalizowane, tablice bramek, komórki standardowe.</p> <p>Reguły skalowania tranzystorów MOS w układach scalonych. Wpływ skalowania na szybkość działania, upakowanie, pobór mocy i uzysk technologiczny.</p> <p>Ekstrakcja parametrów modeli tranzystorów MOS dla potrzeb symulacji elektrycznej w programach takich jak SPICE. Specjalne układy, takie jak oscylatory pierścieniowe.</p> <p>Wprowadzenie do procesów fotolitografii w mikroelektronice. Zalety i wady elektronolitografii. Podłoża dla wytwarzania układów scalonych. Utlenianie krzemu - dla wytwarzania bramek i izolacji w technologii CMOS. Selektywne domieszkowanie krzemu - dyfuzja z fazy gazowej i implantacja jonów. Trawienie materiałów używanych w technologii półprzewodnikowej. Fizyczne osadzanie i formowanie warstw w technologii półprzewodnikowej. Właściwości kontaktów metal-półprzewodnik i ścieżek przewodzących.</p> <p>Chemiczne osadzanie, formowanie i zastosowanie warstw w technologii półprzewodnikowej - SiO₂, SiN, metale, tlenki o dużej przenikalności dielektrycznej, materiały o niskiej przenikalności. Osadzanie warstw z precyzją do pojedynczej warstwy atomowej - zasady technologii i zastosowania ALD. Przykłady wytwarzania HfO₂, Al₂O₃, ZrO₂.</p> <p>Epitaksja - współczesne zastosowania w mikroelektronice.</p> <p>Integracja przyrządów we współczesnych, zaawansowanych technologiach CMOS. Rozkład elementów, maski, przebieg procesu wytwarzania, również dla układów z tranzystorami FinFET.</p> <p>Bramki logiczne w technologiach krzemowych: CMOS, BiCMOS, ECL. Konstrukcja, działanie, rozkłady elementów, problemy projektowania. Wpływ elementów pasożytniczych. Bramki logiczne w technologiach IIIV.</p> <p>Sekwencyjne układy logiczne w technologiach krzemowych: CMOS, BiCMOS, ECL. Konstrukcja, działanie, rozkłady elementów, problemy projektowania. Wpływ elementów pasożytniczych.</p> <p>Układy pamięciowe RAM, ROM, FLASH w technologiach krzemowych: CMOS, BiCMOS, ECL. Konstrukcja, działanie, rozkłady elementów, problemy projektowania. Wpływ elementów pasożytniczych. Możliwości scalania układów pamięciowych z logicznymi.</p> <p>Integracja przyrządów w materiałach amorficznych i polikrystalicznych - jak dla ekranów ciekokrystalicznych oraz dla fotoogniw i optoelektroniki.</p> <p>Układy scalone w półprzewodnikach organicznych - właściwości i metody wytwarzania. Parametry przyrządów. Możliwości scalenia i zastosowań.</p> <p>Układy scalone w dalszej przyszłości. Perspektywy i problemy scalenia przyrządów mezoskopowych działających w oparciu o fizykę dwu-, jedno- i zerowymiarową. Perspektywy zastosowania innych niż krzem materiałów, w tym grafenu.</p>								
<p>Wymagania wstępne i dodatkowe</p>									
<p>Sposoby i kryteria oceniania osiągniętych efektów uczenia się</p>	<table border="1"> <thead> <tr> <th data-bbox="448 956 794 987">Sposób oceniania (składowe)</th> <th data-bbox="794 956 1141 987">Próg zaliczeniowy</th> <th data-bbox="1141 956 1487 987">Składowa oceny końcowej</th> </tr> </thead> <tbody> <tr> <td data-bbox="448 987 794 1019">Egzamin pisemny</td> <td data-bbox="794 987 1141 1019">50.0%</td> <td data-bbox="1141 987 1487 1019">100.0%</td> </tr> </tbody> </table>			Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa oceny końcowej	Egzamin pisemny	50.0%	100.0%
Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa oceny końcowej							
Egzamin pisemny	50.0%	100.0%							
<p>Zalecana lista lektur</p>	<p>Podstawowa lista lektur</p>	<p>B. Razavi, "Fundamentals of Microelectronics", Wiley, 2006 H. Veendrick, "Nanometer CMOS ICs: from Basics to ASICs", Springer, 2008 R. Jacob Baker, "CMOS: Circuit Design, Layout, and Simulation", Wiley, 2008, - rysunki, przykłady, modele Spice i Cadence: http://cmosedu.com/cmos1/book.htm</p>							
	<p>Uzupełniająca lista lektur</p>	<p>A.S. Sedra, K.C. Smith, "Microelectronic Circuits", Oxford, 2007 J.C. Whitaker, "Microelectronics", 2nd. ed., CRC Press 2006 B. El-Kareh, "Silicon Devices and Process Integration. Deep Submicron and Nano-Scale Technologies", Springer 2009 N. Collaert, "CMOS Nanoelectronics: Innovative Devices, Architectures, and Applications", Pan Stanford Publ. 2012 G. Cerofolini, "Nanoscale Devices. Fabrication, Functionalization, and Accessibility from the Macroscopic World", Springer 2009 A. Korin, F. Rosei, "Nanoelectronics and Photonics. From Atoms to Materials, Devices, and Architectures", Springer 2008</p>							
	<p>Adresy eZasobów</p>	<p>Adresy na platformie eNauczanie:</p>							
<p>Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania</p>	<p>Porównaj właściwości układów scalonych CMOS i BiCMOS.</p> <p>Narysuj schemat ideowy oraz rozkład topologiczny bramki realizującej w technologii CMOS funkcję logiczną $F = (A \text{ AND } B) \text{ OR } C$.</p>								
<p>Praktyki zawodowe w ramach przedmiotu</p>	<p>Nie dotyczy</p>								