



Karta przedmiotu

Nazwa i kod przedmiotu	Inżynieria układów scalonych, PG_00067039						
Kierunek studiów	Elektronika i telekomunikacja						
Data rozpoczęcia studiów	październik 2025 r.		Rok akademicki realizacji przedmiotu		2027/2028		
Poziom kształcenia	I stopnia - inżynierskie		Grupa zajęć		Grupa zajęć fakultatywnych Grupa zajęć powiązanych z prowadzonymi badaniami naukowymi w dziedzinie nauki związanej z kierunkiem - profil ogólnoakademicki		
Forma studiów	stacjonarne		Sposób realizacji		na uczelni		
Rok studiów	3		Język wykładowy		polski		
Semestr studiów	5		Liczba punktów ECTS		3.0		
Profil kształcenia	ogólnoakademicki		Forma zaliczenia		egzamin		
Jednostka prowadząca	Wydziały Politechniki Gdańskiej -> Wydział Elektroniki, Telekomunikacji i Informatyki -> Katedra Systemów Mikroelektronicznych						
Imię i nazwisko wykładowcy (wykładowców)	Odpowiedzialny za przedmiot		dr hab. inż. Bogdan Pankiewicz				
	Prowadzący zajęcia z przedmiotu		dr hab. inż. Bogdan Pankiewicz				
Formy zajęć i metody nauczania	Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM
	Liczba godzin zajęć	15.0	0.0	15.0	15.0	0.0	45
	W tym liczba godzin zajęć na odległość: 0.0						
Aktywność studenta i liczba godzin pracy	Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów		Udział w konsultacjach		Praca własna studenta	RAZEM
	Liczba godzin pracy studenta	45		3.0		27.0	75
Cel przedmiotu	Celem przedmiotu jest wprowadzenie do projektowania układów scalonych.						

Efekty uczenia się przedmiotu	Efekt kierunkowy	Efekt z przedmiotu	Sposób weryfikacji i oceny efektu
	[K6_W10] zna i rozumie w zaawansowanym stopniu parametry, funkcje oraz metody analizy, projektowania i optymalizacji układów i systemów elektronicznych, definicje błędu i niepewności pomiaru, metody pomiarowe, a w tym pomiarów czasu, częstotliwości i fazy, właściwości przetworników, oraz metody cyfrowego przetwarzania sygnałów, a także podstawowe procesy zachodzące w cyklu życia urządzeń, obiektów i systemów technicznych oraz metody wspomagania procesów i funkcji, specyficzne dla kierunku studiów	Student potrafi określić budowę, właściwości i parametry typowych bloków składowych układów scalonych CMOS.	[SW1] Ocena wiedzy faktograficznej
	[K6_U12] potrafi analizować działanie elementów, układów i systemów związanych z kierunkiem studiów oraz mierzyć ich parametry i badać charakterystyki techniczne, a także planować i przeprowadzać eksperymenty związane z kierunkiem studiów, w tym pomiary i symulacje komputerowe, oraz interpretować uzyskane wyniki i wyciągać wnioski	Student potrafi zaprojektować schemat elektryczny i topografię prostego układu scalonego CMOS.	[SU1] Ocena realizacji zadania
	[K6_W03] zna i rozumie w zaawansowanym stopniu budowę i zasady działania komponentów i systemów związanych z kierunkiem studiów, w tym teorie, metody i złożone zależności między nimi oraz wybrane zagadnienia szczegółowe – właściwe dla programu kształcenia	Student zna składnię plików PSPICE, typy możliwych symulacji, sposoby opisu układów analogowych i cyfrowych oraz sposoby wykonywania symulacji układów elektronicznych.	[SW1] Ocena wiedzy faktograficznej
Treści przedmiotu	1) Technologie produkcji układów scalonych, kroki technologiczne. 2) Reguły technologiczne. 3) Elementy elektroniczne w układach scalonych. 4) Koszt produkcji układów scalonych. 5) Uszkodzenia, uzysk produkcyjny. 6) Okno technologiczne procesu. 7) Rozrzuty względne i bezwzględne. 8) Metody dopasowania elementów. 9) Zjawiska pasożytnicze. 10) Analogowe układy wejścia - wyjścia. 11) Cyfrowe układy wejścia - wyjścia. 12) Sprzężenia zakłóceń, margines zakłóceń. 13) Rozpraszanie mocy, temperatura pracy układu. 14) Ekstrakcja topografii. 15) Symulacje komputerowe układów elektronicznych (PSPICE).		
Wymagania wstępne i dodatkowe			
Sposoby i kryteria oceniania osiąganych efektów uczenia się	Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa oceny końcowej
	projekt	50.0%	25.0%
	laboratorium	50.0%	25.0%
	wykład	50.0%	50.0%
Zalecana lista lektur	Podstawowa lista lektur	1) Paul R. Gray, Paul J. Hurst, Stephen H. Lewis, Robert G. Meyer: "Analysis and Design of Analog Integrated Circuits", Wiley, 2024. 2) M. Pelgrom, A. Duinmaijer, A. Welbres: "Matching properties of MOS transistors", IEEE Journal of Solid-State Circuits, vol.. 24, no. 5, October 1989. 3) J. Izydorczyk, PSpice komputerowa symulacja układów elektronicznych, Helion, 1993. 4) R. L. Geiger, P. E. Allen, N. R. Strader: "VLSI design techniques for analog and digital circuits", McGraw-Hill, 1990.	
	Uzupełniająca lista lektur	Nie ma wymagań	
	Adresy eZasobów		
Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania	1) Wykonanie symulacji prostego wzmacniacza operacyjnego. 2) Wykonanie topografii prostego wzmacniacza operacyjnego. 3) Ekstrakcja topografii symulacje końcowe układu. 4) Analiza poboru mocy układu cyfrowego CMOS. 5) Wyznaczenie optymalnej konfiguracji buforów wyjściowych układu cyfrowego CMOS.		
Praktyki zawodowe w ramach przedmiotu	Nie dotyczy		

Dokument wygenerowany elektronicznie. Nie wymaga pieczęci ani podpisu.