



Karta przedmiotu

Nazwa i kod przedmiotu	Inżynieria układów programowalnych, PG_00047914						
Kierunek studiów	Elektronika i telekomunikacja						
Data rozpoczęcia studiów	październik 2026 r.	Rok akademicki realizacji przedmiotu			2027/2028		
Poziom kształcenia	I stopnia - inżynierskie	Grupa zajęć			Grupa zajęć obowiązkowych z zakresu kierunku studiów Grupa zajęć powiązanych z prowadzonymi badaniami naukowymi w dziedzinie nauki związanej z kierunkiem - profil ogólnoakademicki		
Forma studiów	stacjonarne	Sposób realizacji			na uczelni		
Rok studiów	2	Język wykładowy			polski		
Semestr studiów	4	Liczba punktów ECTS			3.0		
Profil kształcenia	ogólnoakademicki	Forma zaliczenia			zaliczenie		
Jednostka prowadząca	Wydziały Politechniki Gdańskiej -> Wydział Elektroniki, Telekomunikacji i Informatyki -> Katedra Systemów Mikroelektronicznych						
Imię i nazwisko wykładowcy (wykładowców)	Odpowiedzialny za przedmiot		dr inż. Miron Kłosowski				
	Prowadzący zajęcia z przedmiotu		dr inż. Miron Kłosowski				
Formy zajęć	Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM
	Liczba godzin zajęć	15.0	0.0	30.0	0.0	0.0	45
	W tym liczba godzin zajęć na odległość: 0.0						
Aktywność studenta i liczba godzin pracy	Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów		Udział w konsultacjach	Praca własna studenta		RAZEM
	Liczba godzin pracy studenta	45		3.0	27.0		75
Cel przedmiotu	Celem przedmiotu jest dostarczenie studentowi podstawowej wiedzy i umiejętności w zakresie projektowania cyfrowych układów elektronicznych w technologii FPGA z wykorzystaniem języka VHDL. Dzięki temu będzie on przygotowany do pracy w firmach produkujących sprzęt elektroniczny wykorzystujący układy FPGA oraz w firmach wytwarzających specjalistyczne oprogramowanie EDA.						

Efekty uczenia się przedmiotu	Efekt kierunkowy	Efekt z przedmiotu	Sposób weryfikacji i oceny efektu
	[K6_U07] potrafi wykorzystać metody wspomaganie procesów i funkcji, specyficzne dla kierunków studiów	Student wykorzystuje oprogramowanie wspomagające projektowanie złożonych układów logicznych.	[SU1] Ocena realizacji zadania
	[K6_U08] potrafi przy identyfikacji i formułowaniu specyfikacji zadań inżynierskich związanych z kierunkiem studiów oraz ich rozwiązywaniu: – wykorzystać metody analityczne, symulacyjne i eksperymentalne, – dostrzegać ich aspekty systemowe i pozatechniczne, – dokonać wstępnej oceny ekonomicznej proponowanych rozwiązań i podejmowanych działań inżynierskich	Student identyfikuje problemy z układami cyfrowymi poprzez ich symulację w języku VHDL.	[SU1] Ocena realizacji zadania
[K6_U04] potrafi wykorzystywać posiadaną wiedzę z zakresu metod i technik programowania oraz dobrać i zastosować właściwe metody i narzędzia programistyczne w tworzeniu oprogramowania komputerów albo programowania urządzeń lub sterowników wykorzystujących mikroprocesory albo elementy lub układy programowalne, charakterystycznych dla danego kierunku studiów	Student projektuje układy cyfrowe z wykorzystaniem języka opisu sprzętu VHDL. Student implementuje i testuje układy cyfrowe w rzeczywistym środowisku sprzętowym opartym na układach FPGA.	[SU1] Ocena realizacji zadania	
Treści przedmiotu	Treści przedmiotu - wykład 1. Wprowadzenie do języka VHDL, jego geneza i zastosowania. 2. Poziomy abstrakcji i metody opisu układów cyfrowych. 3. Opis jednostki projektowej w języku VHDL. 4. Przypisania, sygnały, zmienne, operatory. 5. Typy danych w języku VHDL. 6. Funkcja rezolucji. 7. Wektory i operacje na wektorach. 8. Procesy kombinacyjne. Synteza logiki kombinacyjnej. 9. Symulacja i modelowanie w języku VHDL. 10. Instrukcje warunkowe, wyboru i pętli w procesach. 11. Stałe i wartości początkowe sygnałów i zmiennych. 12. Hierarchia i parametryzacja jednostek projektowych. 13. Procesy sekwencyjne. 14. Synteza liczników i dzielników częstotliwości. 15. Synteza rejestrów przesuwanych. 16. Maszyny stanów. Kodowanie stanów. Stany zabronione. 17. Zjawisko metastabilności przerzutników i jego unikanie. 18. Atrybuty i ich zastosowania. 19. Konwersja typów w języku VHDL. 20. Funkcje i procedury w języku VHDL. 21. Implementacja funkcji logicznych w układach programowalnych. 22. Pamięć konfiguracji w układach programowalnych. 23. Budowa i zastosowania układów SPLD. 24. Budowa i zastosowania układów CPLD. 25. Języki opisu układów SPLD i CPLD. 26. Budowa i zastosowania układów FPGA. 27. Budowa i właściwości bloków wejścia/wyjścia w układach FPGA. 28. Dedykowane bloki funkcjonalne w układach FPGA. 29. Metody syntezy bloków funkcjonalnych. 30. Metody konfiguracji układów FPGA. 31. Projektowanie z uwzględnieniem ograniczeń.		
Wymagania wstępne i dodatkowe			
Sposoby i kryteria oceniania osiągniętych efektów uczenia się	Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa ocena końcowej
	Ćwiczenia praktyczne	50.0%	60.0%
	Kolokwia w czasie semestru	50.0%	40.0%
Zalecana lista lektur	Podstawowa lista lektur	Zwoliński Mark, "Projektowanie układów cyfrowych z wykorzystaniem języka VHDL", Wydawnictwa Komunikacji i Łączności WKŁ, Warszawa 2007.	
	Uzupełniająca lista lektur	Nie ma wymagań	
	Adresy eZasobów		
Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania	Przykładowe zadania laboratoryjne:  1. Prosty sterownik wyświetlacza LED.  2. Odczyt kodów klawiatury z interfejsem PS/2.  3. Prosty odbiornik i nadajnik RS232.  4. Generacja sygnału wideo dla monitora VGA.		
Zajęcia praktyczne w ramach przedmiotu	Nie dotyczy		

Dokument wygenerowany elektronicznie. Nie wymaga pieczęci ani podpisu.