



Karta przedmiotu

Nazwa i kod przedmiotu	Procesory sygnałowe, PG_00048091						
Kierunek studiów	Elektronika i telekomunikacja						
Data rozpoczęcia studiów	październik 2026 r.	Rok akademicki realizacji przedmiotu			2028/2029		
Poziom kształcenia	I stopnia - inżynierskie	Grupa zajęć			Grupa zajęć fakultatywnych Grupa zajęć powiązanych z prowadzonymi badaniami naukowymi w dziedzinie nauki związanej z kierunkiem - profil ogólnoakademicki		
Forma studiów	stacjonarne	Sposób realizacji			na uczelni		
Rok studiów	3	Język wykładowy			polski		
Semestr studiów	6	Liczba punktów ECTS			3.0		
Profil kształcenia	ogólnoakademicki	Forma zaliczenia			egzamin		
Jednostka prowadząca	Wydziały Politechniki Gdańskiej -> Wydział Elektroniki, Telekomunikacji i Informatyki -> Katedra Metrologii i Systemów Elektronicznych						
Imię i nazwisko wykładowcy (wykładowców)	Odpowiedzialny za przedmiot		prof. dr hab. inż. Janusz Smulko				
	Prowadzący zajęcia z przedmiotu		prof. dr hab. inż. Janusz Smulko				
Formy zajęć	Forma zajęć	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium	RAZEM
	Liczba godzin zajęć	30.0	0.0	15.0	0.0	0.0	45
	W tym liczba godzin zajęć na odległość: 0.0						
Aktywność studenta i liczba godzin pracy	Aktywność studenta	Udział w zajęciach dydaktycznych, objętych planem studiów		Udział w konsultacjach		Praca własna studenta	RAZEM
	Liczba godzin pracy studenta	45		3.0		27.0	75
Cel przedmiotu	Poznanie zasad programowania procesorów sygnałowych i znajomość wybranych algorytmów cyfrowego przetwarzania sygnałów oraz metod ich implementacji.						
Efekty uczenia się przedmiotu	Efekt kierunkowy		Efekt z przedmiotu		Sposób weryfikacji i oceny efektu		
	[K6_W04] zna i rozumie w zaawansowanym stopniu zasady, metody i techniki programowania oraz zasady tworzenia oprogramowania komputerów albo programowania urządzeń lub sterowników wykorzystujących mikroprocesory albo elementy lub układy programowalne, specyficznych dla kierunku studiów, a także organizację pracy systemów wykorzystujących komputery lub te urządzenia		Zdobywa wiedzę w zakresie budowy i programowania układów cyfrowych do realizacji typowych algorytmów cyfrowego przetwarzania sygnałów.		[SW1] Ocena wiedzy faktograficznej		
[K6_U04] potrafi wykorzystywać posiadaną wiedzę z zakresu metod i technik programowania oraz dobrać i zastosować właściwe metody i narzędzia programistyczne w tworzeniu oprogramowania komputerów albo programowania urządzeń lub sterowników wykorzystujących mikroprocesory albo elementy lub układy programowalne, charakterystycznych dla danego kierunku studiów		Zapoznaje się z praktyczną realizacją algorytmów cyfrowego przetwarzania sygnałów w wybranym zestawie uruchomieniowym z procesorem sygnałowym.		[SU1] Ocena realizacji zadania			

Treści przedmiotu	<p>Treści przedmiotu - wykład</p> <ol style="list-style-type: none"> 1. Podstawowe pojęcia dotyczące cyfrowego przetwarzania sygnałów: pojęcie sygnału cyfrowego, metody próbkowania sygnałów, dynamika rozwoju technik cyfrowych, prezentacja zalecanej literatury 2. Charakterystyka podstawowych elementów struktury systemu cyfrowego przetwarzania sygnałów (filtry antyaliasingowe, przetworniki A/C i C/A, procesor sygnałowy) 3. Porównanie technik analogowych i cyfrowych (programowalność i powtarzalność charakterystyk systemów cyfrowych, możliwość realizacji algorytmów adaptacyjnych) 4. Reguły wyboru procesorów sygnałowych (PS) 5. Charakterystyka architektury PS i układów współpracujących 6. Techniki pisania programów sterujących PS (struktura plików) 7. Analiza przykładowego programu sterującego PS 8. Funkcje modułów DSP/BIOS w programowaniu PS 9. Parametry oceniające szybkość przetwarzania danych przez PS 10. Wykorzystanie programu MATLAB w procesie przygotowania programu sterującego pracą PS (narzędzia automatycznego generowania kodu programu) 11. Reprezentacja liczb stało- i zmienoprzecinkowych w PS - właściwości 12. Szczegółowa architektura bloków funkcjonalnych procesorów sygnałowych firmy Analog Devices, rodzina 21xx 13. Podstawy assemblera dla PS rodziny 21xx (tryby adresowania, obszary pamięci, obsługa przerwań, struktura programu) 14. Układy współpracujące z PS sposoby dołączania 15. Architektura procesorów SHARC firmy Analog Devices 16. Architektura PS rodziny TMS320C2xxx firmy Texas Instruments 17. Filtracja adaptacyjna w PS przykładowy program 18. Architektura i assembler PS rodziny TMS320C5xxx firmy Texas Instruments 19. Wstęp do architektury PS rodziny TMS320C6xxx firmy Texas Instruments 20. Sposoby adresowania, ścieżki i bufor danych w PS rodziny TMS320C6xxx firmy Texas Instruments 21. Assembler struktura słowa sterującego w PS rodziny TMS320C6xxx firmy Texas Instruments 22. Metody optymalizacji kodu sterującego PS <ol style="list-style-type: none"> 23. Algorytm FFT; graf przepływowo i program realizujący graf 24. Metoda estymacji gęstości widmowej mocy według Welch 25. Transformata falkowa, algorytm Mallata 26. Przyszłość rozwoju PS 27. Egzamin - termin zerowy 											
Wymagania wstępne i dodatkowe	Podstawy cyfrowego przetwarzania sygnałów											
Sposoby i kryteria oceniania osiągniętych efektów uczenia się	Sposób oceniania (składowe)	Próg zaliczeniowy	Składowa oceny końcowej									
	Egzamin	50.0%	66.0%									
	Laboratorium - sprawozdania	60.0%	34.0%									
Zalecana lista lektur	<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td data-bbox="450 1424 794 1697">Podstawowa lista lektur</td> <td colspan="2" data-bbox="794 1424 1489 1697"> <p>J. Smulko: Wykład - materiały dostępne na stronie www</p> <p>T. P. Zieliński: Cyfrowe przetwarzanie sygnałów. WKiŁ, Warszawa 2005.</p> <p>S. Smith: Cyfrowe przetwarzanie sygnałów. BTC, Warszawa 2003.</p> <p>R. Chassaing: Digital signal processing and applications with the C6713 and C6416 DSK. Wiley, 2005.</p> </td> </tr> <tr> <td data-bbox="450 1706 794 1733">Uzupełniająca lista lektur</td> <td colspan="2" data-bbox="794 1706 1489 1733">D. Stranneby: Cyfrowe przetwarzanie sygnałów. BTC, Warszawa 2004.</td> </tr> <tr> <td data-bbox="450 1742 794 1765">Adresy eZasobów</td> <td colspan="2" data-bbox="794 1742 1489 1765"></td> </tr> </table>			Podstawowa lista lektur	<p>J. Smulko: Wykład - materiały dostępne na stronie www</p> <p>T. P. Zieliński: Cyfrowe przetwarzanie sygnałów. WKiŁ, Warszawa 2005.</p> <p>S. Smith: Cyfrowe przetwarzanie sygnałów. BTC, Warszawa 2003.</p> <p>R. Chassaing: Digital signal processing and applications with the C6713 and C6416 DSK. Wiley, 2005.</p>		Uzupełniająca lista lektur	D. Stranneby: Cyfrowe przetwarzanie sygnałów. BTC, Warszawa 2004.		Adresy eZasobów		
Podstawowa lista lektur	<p>J. Smulko: Wykład - materiały dostępne na stronie www</p> <p>T. P. Zieliński: Cyfrowe przetwarzanie sygnałów. WKiŁ, Warszawa 2005.</p> <p>S. Smith: Cyfrowe przetwarzanie sygnałów. BTC, Warszawa 2003.</p> <p>R. Chassaing: Digital signal processing and applications with the C6713 and C6416 DSK. Wiley, 2005.</p>											
Uzupełniająca lista lektur	D. Stranneby: Cyfrowe przetwarzanie sygnałów. BTC, Warszawa 2004.											
Adresy eZasobów												

Przykładowe zagadnienia/ przykładowe pytania/ realizowane zadania	<ol style="list-style-type: none"> 1. Podstawowe pojęcia dotyczące cyfrowego przetwarzania sygnałów: pojęcie sygnału cyfrowego, metody próbkowania sygnałów, dynamika rozwoju technik cyfrowych, prezentacja zalecanej literatury 2. Charakterystyka podstawowych elementów struktury systemu cyfrowego przetwarzania sygnałów (filtry antyaliasingowe, przetworniki A/C i C/A, procesor sygnałowy) 3. Porównanie technik analogowych i cyfrowych (programowalność i powtarzalność charakterystyk systemów cyfrowych, możliwość realizacji algorytmów adaptacyjnych) 4. Reguły wyboru procesorów sygnałowych (PS) 5. Charakterystyka architektury PS i układów współpracujących 6. Techniki pisania programów sterujących PS (struktura plików) 7. Analiza przykładowego programu sterującego PS 8. Funkcje modułów DSP/BIOS w programowaniu PS 9. Parametry oceniające szybkość przetwarzania danych przez PS 10. Wykorzystanie programu MATLAB w procesie przygotowania programu sterującego pracą PS (narzędzia automatycznego generowania kodu programu) 11. Reprezentacja liczb stało- i zmienoprzecinkowych w PS - właściwości 12. Szczegółowa architektura bloków funkcjonalnych procesorów sygnałowych firmy Analog Devices, rodzina 21xx 13. Podstawy assemblera dla PS rodziny 21xx (tryby adresowania, obszary pamięci, obsługa przerwań, struktura programu) 14. Układy współpracujące z PS sposoby dołączania 15. Architektura procesorów SHARC firmy Analog Devices 16. Architektura PS rodziny TMS320C2xxx firmy Texas Instruments 17. Filtracja adaptacyjna w PS przykładowy program 18. Architektura i assembler PS rodziny TMS320C5xxx firmy Texas Instruments 19. Wstęp do architektury PS rodziny TMS320C6xxx firmy Texas Instruments 20. Sposoby adresowania, ścieżki i bufory danych w PS rodziny TMS320C6xxx firmy Texas Instruments 21. Assembler struktura słowa sterującego w PS rodziny TMS320C6xxx firmy Texas Instruments 22. Metody optymalizacji kodu sterującego PS 23. Algorytm FFT; graf przepływowo i program realizujący graf 24. Metoda estymacji gęstości widmowej mocy według Welcha 25. Transformata falkowa, algorytm Mallata 26. Przyszłość rozwoju PS 27. Egzamin
Zajęcia praktyczne w ramach przedmiotu	Nie dotyczy

Dokument wygenerowany elektronicznie. Nie wymaga pieczęci ani podpisu.